



MINISTERUL EDUCAȚIEI
Universitatea POLITEHNICA din București
DIRECȚIA INFORMATIZARE ȘI RESURSE UMANE

Nr. 2505/FETTI /1/ 24.04.2023

ANUNȚ

Privind organizarea examenului de promovare a personalului

Universitatea Politehnica din București, în conformitate cu prevederile legislației aplicabile, anunță organizarea examenului de promovare pentru candidatul cu marca numărul 22836, din cadrul Facultății de Electronică, Telecomunicații și Ingineria Informației, departamentul de Dispozitive, Circuite și Arhitecturi Electronice, din funcția de tehnician debutant (M), în funcția de inginer gradul II (S).

1. Data și ora desfășurării examenului: 09.05.2023 ora 11.00.
2. Locul desfășurării examenului: Sala B216.
3. Examenul va consta în: probă scrisă.
4. Bibliografia:
 - a) Think Like a Programmer: An Introduction to Creative Problem Solving by V. Anton Spraul ISBN 978 -1593274245;
 - b) Introduction to Algorithms, Fourth edition by Thomas H. Cormen, Charles E. Leiserson, Ronald L. Rivest and Clifford Stein ISBN 9780262046305;
 - c) Digital Design by Morris Mano, Michael Ciletti, ISBN 9781292231167;
 - d) Computer Architecture: A Quantitative Approach by John L. Hennessy, David A. Patterson, ISBN 9780128119051.
5. Tematica:
 - a) Sintaxa limbajelor C ȘI C++;
 - b) Recursivitate, Backtracking;
 - c) Criterii de performanță Big O notation;
 - d) Structuri de date: array, matrice, stiva, coada, liste simplu înlănțuite, liste dublu înlănțuite, arbori binari de căutare, hashtable;
 - e) Algoritmi: Insertion sort, bubble sort, merge sort, înmulțirea matricelor pătrate, parcurgeri de arbori binari;

- f) Sintaxa limbajului Verilog HDL;
- g) Criterii de performanță în digital design;
- h) Logica booleană și baze de numerație;
- i) Descriere comportamentală și descriere structural;
- j) Circuite combinaționale: porți logice, mux, demux, decodor, comparator de egalitate, ripple – carry adder, latch, ALU, transcodor binar – zecimal, transcodor pentru display cu 7 segmente, memorii ROM;
- k) Circuite secvenționale: bistabil, numărător, register, register de shiftare, RALU, memorii RAM: SRAM și DRAM;
- l) Circuite digitale standard din familia 74 HCxx;
- m) FPGA: resurse (LUT, memorii, DSP slice, FF).

6. Calendar de desfășurare a examenului de promovare:

- a) 09.05.2023, ora 11.00 – susținere probă scrisă;
- b) 11.05.2023, ora 16.00 – afișare rezultate;
- c) 12.05.2023, ora 16.00 – depunere contestații;
- d) 16.05.2023, ora 16.00 – soluționare contestații și afișare rezultate finale.

NOTĂ: Originalul documentului semnat se regăsește la sediul UPB, Direcția Informatizare și Resurse Umane, Serviciul Evidența Resurselor Umane, Biroul Evidență Resurse Umane, clădirea Rectorat, cam. 312, în conformitate cu prevederile Hotărârii nr. 1.336 din 28 octombrie 2022 pentru aprobarea Regulamentului-cadru privind organizarea și dezvoltarea carierei personalului contractual din sectorul bugetar plătit din fonduri publice.